

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 07193469 A

(43) Date of publication of application: 28.07.95

(51) Int. Cl. H03H 19/00

(21) Application number: 05347545

(71) Applicant: HITACHI DENSHI LTD

(22) Date of filing: 25.12.93

(72) Inventor: MORIYA YASUHEI

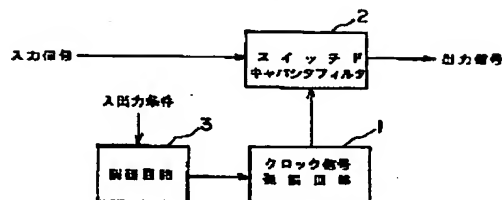
(54) FILTER CIRCUIT

COPYRIGHT: (C)1995,JPO

(57) Abstract:

PURPOSE: To provide desired characteristics with simple configuration by providing a circuit for controlling the frequency of a clock signal corresponding to input or output signal conditions at the filter circuit equipped with a switched capacitor filter.

CONSTITUTION: A clock signal oscillator circuit 1 for deciding the cut-off frequency of the filter is connected to a switched capacitor filter 2. On the other hand, the clock signal oscillator circuit 1 is controlled by a control circuit 3 to be operated on the input or output signal conditions of the filter. As a result, the desired filter characteristics can be respectively provided by switching the characteristics of the switched capacitor filter 2 corresponding to the input or output conditions of the switched capacitor filter 2. When it is desired to provide a sine wave at an output signal corresponding to the input signal of a rectangular wave, the cut-off frequency of the switched capacitor filter 2 is switched corresponding to the input signal.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-193469

(43) 公開日 平成7年(1995)7月28日

(51) Int.Cl.⁶

H 0 3 H 19/00

識別記号

庁内整理番号

8842-5 J

F I

技術表示箇所

審査請求 未請求 請求項の数 1 F D (全 3 頁)

(21) 出願番号 特願平5-347545

(22) 出願日 平成5年(1993)12月25日

(71) 出願人 000005429

日立電子株式会社

東京都千代田区神田和泉町1番地

(72) 発明者 守屋 泰平

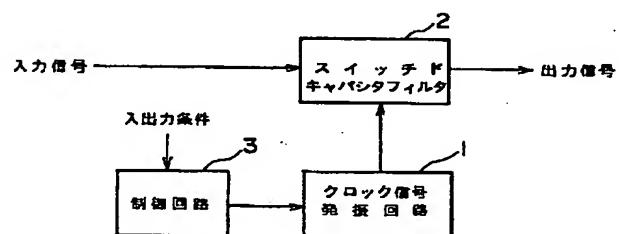
東京都小平市御幸町32番地 日立電子株式会社小金井工場内

(54) 【発明の名称】 ろ波回路

(57) 【要約】

【目的】 簡単な構成で所望の出力信号特性を得ることのできるろ波回路を提供することを目的とする。

【構成】 クロック信号発生回路から供給されるクロック信号の周波数により、カットオフ周波数が決定されるスイッチドキャパシタフィルタを備えたろ波回路において、上記クロック信号発生回路に接続され、スイッチドキャパシタフィルタの入力又は出力信号条件に応じて、上記クロック信号の周波数を制御する制御回路を備える構成である。



【特許請求の範囲】

【請求項 1】 クロック信号発生回路から供給されるクロック信号の周波数によりカットオフ周波数が決定されるスイッチドキャパシタフィルタを備えたろ波回路において、上記クロック信号発生回路に接続されスイッチドキャパシタフィルタの入力又は出力信号条件に応じて上記クロック信号の周波数を制御する制御回路を具備することを特徴とするろ波回路。

【発明の詳細な説明】**【0001】**

【産業上の利用分野】 本発明は、多重信号の周波数配置等に使用するろ波回路に関するものである。

【0002】

【従来の技術】 従来のスイッチドキャパシタフィルタを使用したろ波回路の構成図を図 2 に示す。図において、スイッチドキャパシタフィルタ 2-1、2-2 のカットオフ周波数は、それぞれ接続されたクロック信号発振回路 1-1、1-2 のクロック周波数により決定される。すなわち、希望する出力特性に合うクロック周波数をクロック発振回路 1-1、1-2 にて発振させ、スイッチドキャパシタフィルタ 2-1、2-2 にそれぞれ入力する。このように従来のろ波回路においては、クロック信号発生回路にて、発振可能なクロック周波数のうち 1 波を使用しており、出力特性も 1 回路当たり 1 種類しか得られないため、図 2 に示すように 2 種以上の特性が必要な場合はスイッチドキャパシタフィルタを複数使用していた。

【0003】 図 4 に従来のスイッチドキャパシタフィルタを使用した低域通過ろ波回路の一特性例を示す。図 3 に図 4 の特性で入力信号を方形波とした時の入力信号と出力信号の一例を示す。

【0004】

【発明が解決しようとする課題】 前述の従来技術には、図 3、図 4 から明らかなように、低域通過ろ波回路のカットオフ周波数が一種類であるため、方形波を入力した場合、カットオフ周波数に近い信号 ($4f$) に対して、出力信号は 2 次以降の高調波成分が取れて正弦波に近くなるが、カットオフ周波数より低い信号 (f) に対して、出力信号は 2 次、3 次、4 次の高調波成分が残り正弦波が得られない。このため、出力信号に正弦波を得る場合はろ波回路を必要数だけ設ける必要がある。本発明はこの欠点を除去し、簡単な構成で所望の出力信号を得ることのできるろ波回路を提供することを目的とする。

【0005】

【課題を解決するための手段】 図 1 は本発明の全体構成

を示すブロック図である。図に示すように、スイッチドキャパシタフィルタ 2 に該フィルタのカットオフ周波数を決定するクロック信号発振回路 1 が接続されている。また、該クロック信号発振回路 1 は、フィルタの入力又は出力信号条件で動作する制御回路 3 により制御される。すなわち、スイッチドキャパシタフィルタの入力条件又は出力条件により、スイッチドキャパシタフィルタのクロック周波数を切り替えできるように構成したものである。

【0006】

【作用】 その結果、スイッチドキャパシタフィルタの入力又は出力条件に応じて、スイッチドキャパシタフィルタの特性を切り替えることができるので、所望のフィルタ特性を個々に得ることができる。

【0007】

【実施例】 以下、本発明の一実施例を図 5、図 6 により説明する。図 6 は、本発明によるスイッチドキャパシタフィルタを低域通過ろ波回路として使用した場合の一特性例である。本実施例においては、スイッチドキャパシタフィルタのクロック周波数を、入力信号が f である場合と $4f$ である場合に対応して切り替えており、スイッチドキャパシタフィルタの特性が切り替わっている。図 5 は、この時の方形波の入力信号とスイッチドキャパシタフィルタの出力信号の波形を示したものである。出力信号に正弦波を得たい場合、入力信号に対応してスイッチドキャパシタフィルタのカットオフ周波数を切り替えているので、入力信号が f の時も $4f$ の時も 2 次以降の高調波成分はろ波され、正弦波信号が得られる。

【0008】

【発明の効果】 以上説明したごとく本発明によれば、入出力条件により多数のろ波回路を設けることなく、クロック周波数を切り替えるための制御手段を設けることにより、所望の特性を簡易な構成で得ることができる。

【図面の簡単な説明】

【図 1】 本発明の全体構成を示すブロック図。

【図 2】 従来のスイッチドキャパシタフィルタを使用したろ波回路の一例。

【図 3】 従来のろ波回路の入出力波形の一例。

【図 4】 従来のろ波回路の特性例。

【図 5】 本発明によるろ波回路の入出力波形の一例。

【図 6】 ろ波回路の特性例。

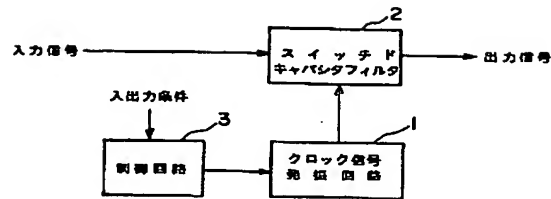
【符号の説明】

1、1-1、1-2 クロック信号発振回路

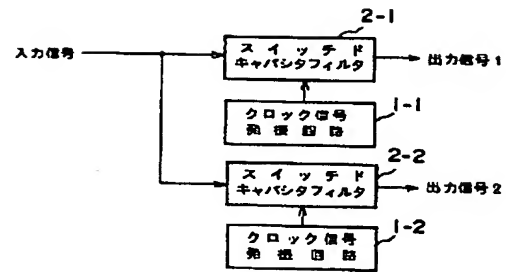
2、2-1、2-2 スイッチドキャパシタフィルタ

3 制御回路

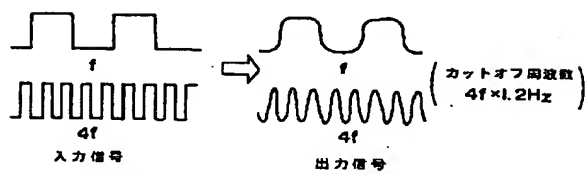
【図 1】



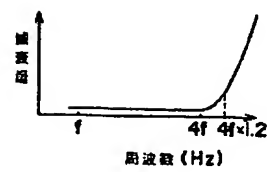
【図 2】



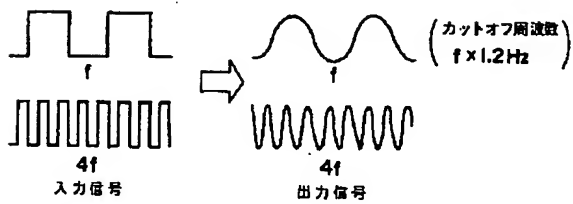
【図 3】



【図 4】



【図 5】



【図 6】

